

Серия отладочных плат LDM-FLEX10Kxx-T144 представляет собой печатную плату размером 114x79x12 мм и макетным полем 78x52 мм (шаг отверстий 2.54 мм) с установленной на ней микросхемой ПЛИС DD1 фирмы Altera семейства FLEX 10K FPGA в корпусе TQFP-144. Для удобства проектирования плата под микросхемой DD1 разведена так, чтобы было удобно производить пайку проводным монтажом (ножки ввода/вывода имеют соответствующие площадки, отведенные от корпуса DD1, обозначения номеров выводов указаны на рис. 4). Плата снабжена разъемом XS2 (IDC-10MS) для подключения загрузочных кабелей LDM-USB-Blaster, LDM-PB 2.01 ByteBlasterMV или их аналогов (в режиме PS-MODE). Питание платы осуществляется от внешнего стабилизированного источника с напряжением +9...12 В, который подключается к разъему XS1. Светодиод VD2 является индикатором наличия питания.

ALTERA



Рис. 1. Общий вид отладочной платы

Линейный преобразователь напряжения DA1 (LM317D2P) в корпусе D2PAK преобразует напряжение источника питания в напряжение $VCC = 3.3 \text{ В}$ или $VCC = 5.0 \text{ В}$ в зависимости от типа ПЛИС (табл. 1).

Таблица 1

Основные характеристики отладочных плат

Версия платы	Тип ПЛИС	Напряже- ние питания ПЛИС, В	Кол-во ножек ввода/вы- вода	Логическая емкость логических ячеек
LDM-FLEX10K10A-T144	EPF10K10ATC144	3.3	102	10 000
LDM-FLEX10K10-T144	EPF10K10TC144	5.0	102	10 000
LDM-FLEX10K20-T144	EPF10K20TC144	5.0	102	20 000

На плате предусмотрены монтажные площадки под установку конфигурационной микросхемы DD2 (EPC2LC20) в корпусе PLCC-20. Разъем XS3 (IDC-10MS) предназначен для подключения загрузочного кабеля LDM-PB 2.01 ByteBlasterMV (в режиме JTAG) и осуществления загрузки данных конфигураций. В режиме программирования DD2 джемпера JP1-JP5 должны быть разомкнуты.

Отладочная плата предназначена для макетирования устройств, проектируемых на ПЛИС фирмы Altera семейства FLEX 10K, а также сборки законченных устройств путем монтажа необходимых компонентов на макетном поле платы. Использование LDM-FLEX10Kxx позволяет максимально сократить время внедрения продукта пользователя на рынок.

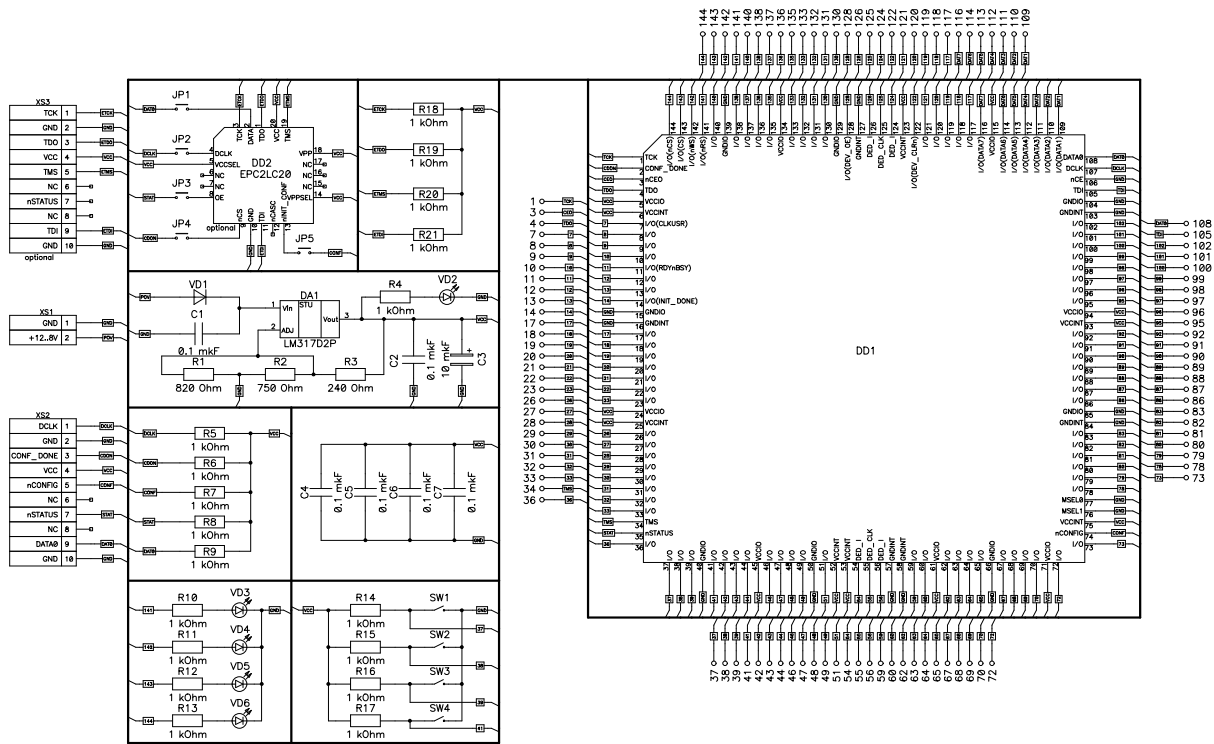


Рис. 2. Схема электрическая принципиальная

На плате расположены четыре светодиода VD3-VD6 и четыре кнопки SW1-SW4, которые подключены к выводам ПЛИС. Они предназначены для упрощения проектирования и могут пригодиться при тестировании проекта.

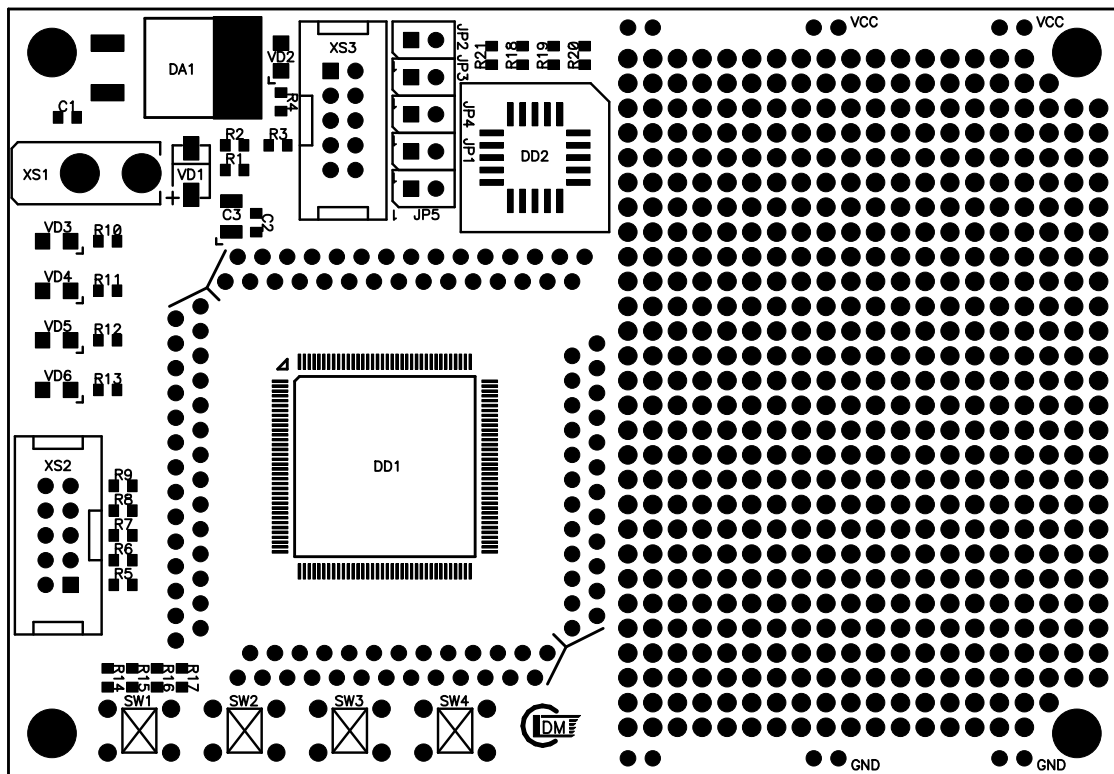


Рис. 3. Внешний вид печатной платы

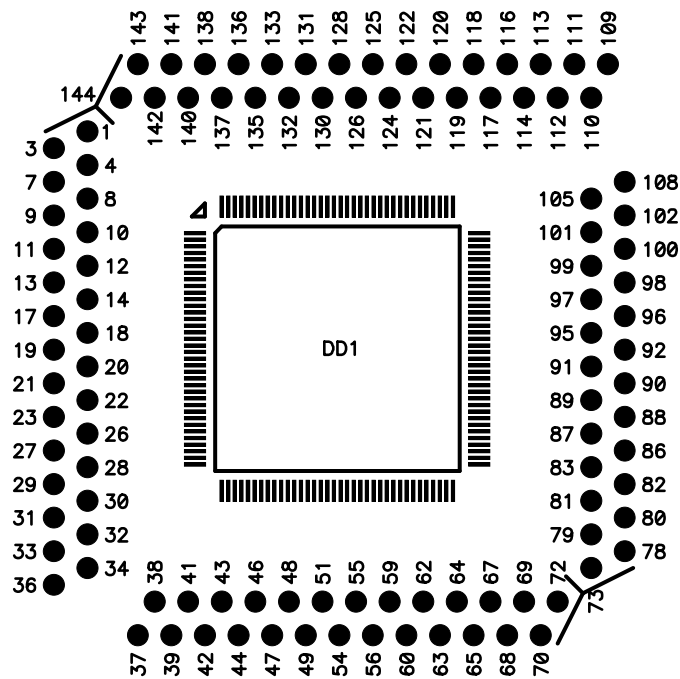


Рис. 4. Обозначение монтажных площадок

Комплектация:

- отладочная плата;
- описание к отладочной плате;
- примеры проектов для Quartus II Web Edition Software;
- описание к семейству ПЛИС Altera.